

## Разработка лабораторных работ по курсу «Синтез электронных цифровых схем на базе ПЛИС»

Федоскин Е.А, Анищенко С.И, Попенко П.Г, Молчанов П.А, студенты 4-го курса  
каф. КИБЭВС. Fedoskin\_e@mail.ru.

Руководитель Пехов О.В, инженер каф. КИБЭВС.  
г. Томск, ТУСУР, ФВС

При проектировании сложных современных устройств используются различные технологии. В настоящее время применение больших интегральных схем (БИС) и сверхбольших интегральных схем (СБИС) при разработке радиоэлектронной аппаратуры (РЭА) позволяет достичь высокой степени интеграции и уменьшить количество используемых корпусов микросхем. При этом повышаются функциональные характеристики аппаратуры, такие как надежность, скорость работы, а также снижается стоимость и потребляемая мощность. В этих условиях все более широкое применение в современной РЭА находит относительно новый метод разработки БИС и СБИС - метод программируемых логических интегральных схем (ПЛИС)

ПЛИС (англ. *programmable logic device*, PLD) — электронный компонент, используемый для создания цифровых интегральных схем. В отличие от обычных цифровых микросхем, логика работы ПЛИС не определяется при изготовлении, а задается посредством программирования (проектирования). Для программирования используются программаторы и отладочные среды, позволяющие задать желаемую структуру цифрового устройства в виде принципиальной электрической схемы или программы на специальных языках описания аппаратуры (тип компьютерных языков для формального описания электрических цепей, особенно цифровой логики. Он описывает структуру и функционирование цепи): «Verilog», «VHDL», «AHDL» и др. Альтернативой ПЛИС являются программируемые логические контроллеры (ПЛК), базовые матричные кристаллы (БМК), требующие заводского производственного процесса для программирования; «ASIC» — специализированные заказные большие интегральные схемы (БИС), которые при мелкосерийном и единичном производстве существенно дороже; специализированные компьютеры, процессоры (например, цифровой сигнальный процессор) или микроконтроллеры, которые из-за программного способа реализации алгоритмов в работе медленнее ПЛИС.

Основное преимущество ПЛИС перед другими специализированными схемами - это малое время изготовления требуемых заказных вариантов схем. Исчезает необходимость обращаться к изготовителям интегральных микросхемы (ИМС) для нанесения металлической маски и установки кристалла в корпус. Время получения нужной интегральной схемы (ИС) из стандартной ПЛИС измеряется секундами и минутами. Всё это обеспечивает ряд преимуществ применения ПЛИС в современной РЭА:

1. Уменьшение габаритов устройства;
2. Повышение технических характеристик. За счёт малого времени задержки на вентиль, благодаря чему повышается системное быстродействие, сокращается потребляемая мощность устройства;
3. Гибкость конфигурации устройств. Изменяя внутренние связи ПЛИС, можно быстро и без лишних затрат на модернизацию аппаратной части вводить новые признаки в аппаратуру.
4. Обеспечение эффективного программирования работы устройства с применением языка

«VHDL» или «Verilog»;

От проектировщиков требуется очень высокий уровень квалификации для учёта множества факторов. Поэтому изучение ПЛИС и программных средств для работы с ними является важным аспектом для проектировщика. В связи с этим группой гпо разрабатывается комплекс лабораторных работ на языке «VHDL», в среде «Active-HDL», для ознакомления студентами с технологиями проектирования на ПЛИС.

VHDL (VHSIC - Very High Speed Integrated Circuits Hardware Description Language) - язык описания аппаратуры для высокоскоростных интегральных схем. Первоначально язык предназначался для моделирования, но позднее из него было выделено синтезируемое подмножество. Написание модели на синтезируемом подмножестве позволяет автоматический синтез схемы функционально эквивалентной исходной модели. Средствами языка VHDL возможно проектирование на различных уровнях абстракции (поведенческом или алгоритмическом, регистровых передач, структурном), в соответствии с техническим заданием и предпочтениями разработчика. Заложена возможность иерархического проектирования, максимально реализующая себя в экстремально больших проектах с участием большой группы разработчиков. Представляется возможным выделить следующие три составные части языка: алгоритмическую — основанную на языках Ada и Pascal и придающую языку VHDL свойства языков программирования; проблемно ориентированную — в сущности и обращающую VHDL в язык описания аппаратуры; и объектно-ориентированную, интенсивно развиваемую в последнее время.

Преимущества, которые делают VHDL привлекательным для рассмотрения большинством проектировщиков:

- Имеет широкое распространение в среде разработчиков;
- Системы могут быть определены структурными и/или поведенческими способами на различных уровнях;
- Синтез языка может производиться множеством инструментальных средств;
- Проект, описанный языком VHDL, не ограничивается электроникой.

Имеются несколько инструментальных средств, доступные для синтеза из VHDL спецификаций системы, и «Active-HDL» - одни из них.

«Active-HDL» — среда разработки, моделирования и верификации проектов для ПЛИС, разработанная фирмой «Aldec». Первая версия программы вышла в 1997 году.

Система проектирования «Active-HDL» является сегодня ведущей средой проектирования для создания проектов и их моделирования для всех семейств программируемых интегральных схем ПЛИС, обеспечивая гибкость подхода и предоставляя развитые функции поддержки наиболее сложных современных проектов. Среда проектирования «Active-HDL» дает разработчикам независимость в использовании других средств проектирования из единого, полностью интегрированного окружения.

Система представляет собой интегрированную среду разработки, объединяющая множество различных функций и режимов. Среда включает в себя навигатор проекта, редактор текстов, компилятор, редактор связей, моделирующую программу, редактор временных диаграмм.

Программа позволяет вводить устройства с помощью языков описания аппаратуры, а

также с помощью структурных схем. С помощью программы можно графически проектировать конечные автоматы, а также конвертировать HDL описание в графические структурные схемы и обратно.

Программа снабжена мощным ядром моделирования. Поддерживается совместная работа с программами «MatLab» и «Simulink».

Целью нашей работы является разработка комплекса практических работ по курсу: «Синтез электронных схем на базе ПЛИС» на основе операционной системы «Windows». Задачей практических работ является приближение курса практических занятий к решению задач, возникающих при проектировании электронных схем..

В курсе будут описаны этапы проектирования, моделирования, тестирования и синтеза цифровых устройств. В ходе лабораторных работ по курсу «Синтез электронных схем на базе ПЛИС» студентами будут получены следующие навыки:

- студенты познакомятся с языком моделирования цифровой аппаратуры - «VHDL» и познакомятся с программной средой «Active-HDL».

- изучат теоретический материал об испытательных стендах и получают практические навыки по созданию по их созданию, а также навыки тестирования созданного проекта с помощью испытательных стендов.

Положительным эффектом данного проекта является распространение знаний в области проектирования электронных цифровых схем. В ходе выполнения лабораторных работ курса «Синтез электронных схем на базе ПЛИС» студенты ознакомятся с технологией разработки и тестирования проектов, применяемые в современных устройствах. Также познакомятся с работой программного продукта «Active-HDL», который является одним из ведущих программ в мире по разработке цифровых электронных схем.